Tabela 1. Exemplo de um mapa de memória:

| Faixa de endereços (hex) | Tamanho da mem. (bytes) | Utilidade da mem | Nome do componente vhd de memória | Tecnologia da mem |
| --- | --- | --- | --- | --- |
| 0x0000 33FF – 0x0000 3000 | 1 KB (1024 B) | Memória de dados dinâmica (*stack e heap*) | Mem\_data | RAM |
| 0x0000 23FF – 0x0000 2000 | 1 KB (1024 B) | Memória de dados estática | Mem\_data | RAM |
| 0x0000 1FFF – 0x0000 1000 | 4 KB (4096 B) | Memória de programa | Mem\_program | FLASH |
| 0x0000 00FF – 0x0000 0000 | 256 B | Periféricos mapeados | Mem\_mapped | RAM |

Tabela2. Exemplo de um detalhamento da região de periféricos do mapa de memória:

| Endereços (hex) | Nome do registrador | Periférico | Mapa em *bits* do registrador |
| --- | --- | --- | --- |
|  |  |  |  |
| 0x0000 0008 |  |  |  |
| 0x0000 0004 |  |  |  |
| 0x0000 0000 |  |  |  |

**Observação**: o exemplo acima considera que as palavras (e também os registradores) são todos de 32 bits de tamanho (4 bytes) e que o endereçamento dessa CPU é por byte, ou seja, cada byte tem o seu próprio endereço. Portanto, na região de memória reservada para o mapeamento dos registradores dos periféricos, cabe até 64 registradores de 32 bits. Preencha os detalhes da tabela 2, somente quando for implementar os periféricos do seu MCU.

•**Quais instruções sua CPU poderá processar, ou seja, o início da definição da ISA:**

Arithmetic: add, subtract, add immediate, multiply(without overflow), divide

Logical: and, or , and immediate, or immediate, shift left logical, shift right logical

Data Transfer: load word, store word, move

Conditional Branch: branch on equal, branch on less than, branch on greater than

Unconditional Jump: jump, jump and link

Complex Numbers: add, subtract, multiply, modulus, conjugate

***•* Tamanho(s) da instrução.**

32 bits

**• Tamanho do(s) dado(s) que a sua CPU será capaz de processar.**

32 bits

**• Capacidade de memória que a sua CPU será capaz de endereçar (tem a ver com o PC)**

4Kb

**• Formas de endereçamento que a sua CPU será capaz de tratar.**

Por registrador, por imediato, por base,

**• Formas de E/S que a sua CPU será capaz de tratar.**

Por interrupções

**• Priorizará ou não o uso de banco de registradores no processamento dos dados?**

Priorizará o banco de registradores

**• Modelo RISC ou Modelo CISC.**

RISC

**• Modelo Von Neumann ou Modelo Harvard.**

Modelo Von Neumann

**• Modelo de CPU: ciclo único, multiciclo ou pipeline simples?**

Ciclo único

**• Endianess – ordenamento de bytes dentro da palavra (little endian ou big endian)**

Big Endian